

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-204573

(43)Date of publication of application : 09.08.1996

(51)Int.Cl.

H03M 7/14

G06F 11/10

G11B 20/10

G11B 20/18

(21)Application number : 07-010570 (71)Applicant : MATSUSHITA ELECTRIC  
IND CO LTD

(22)Date of filing : 26.01.1995 (72)Inventor : MITSUI YOSHITAKA

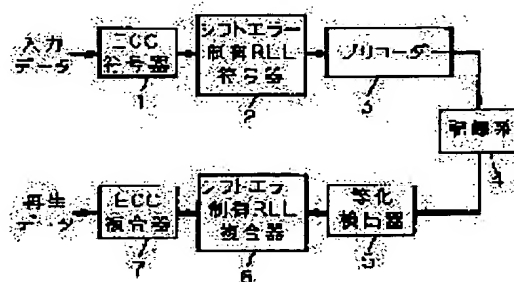
## (54) CODE CONVERSION METHOD

(57)Abstract:

PURPOSE: To improve the conversion rate and the error detection capability by simultaneous execution of encoding for shift error detection and encoding to a run length limit code.

CONSTITUTION: Input data is converted into an error correction code by an ECC encoder 1, and this code is converted into a shift error control RLL by a shift error control RLL encoder 2

based on a conversion table. This RLL is precoded by a precoder 3 and is recorded in a recording system. The code read out from the recording system 4 passes an equalization detector 5 and is converted into the original error correction code by a shift error control RLL decoder 6. In this case, one-bit shift error extended to two code words is corrected by the decoder 6; and in the case of one-bit shift error in one code word, a pointer is set to the bit where there is the probability of error, and it is sent to an ECC decoder 7, and the pointer is referred to perform the error correction processing, and reproduced data is outputted. Thus, one-bit shift error in one block is detected, and the correction code of one-bit shift error extended to two blocks is generated.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision]

of rejection]

[Kind of final disposal of application  
other than the examiner's decision of  
rejection or application converted  
registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's  
decision of rejection]

[Date of requesting appeal against  
examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-204573

(43) 公開日 平成8年(1996)8月9日

(51) Int.Cl. <sup>6</sup>	識別記号	序内整理番号	F I	技術表示箇所
H 0 3 M 7/14		B 9382-5K		
G 0 6 F 11/10	3 3 0 S			
G 1 1 B 20/10	3 4 1 Z	9463-5D		
20/18	5 3 2 Z	9558-5D		

審査請求 未請求 請求項の数3 O L (全 6 頁)

(21) 出願番号 特願平7-10570

(22) 出願日 平成7年(1995)1月26日

(71) 出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72) 発明者 三井 義隆

大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

(74) 代理人 弁理士 小鍛冶 明 (外2名)

(54) 【発明の名称】 符号変換方法

(57) 【要約】

【目的】 デジタル符号変換方法において、特にディスク記録の際に発生率の高いシフトエラーを検出することを可能とする符号化とランレングス制限符号化とを同時に行う高能率な符号を生成することにより、後段のエラー訂正処理におけるエラー訂正能力の向上ひいてはデジタル記録の高密度化を図ることを目的とする。

【構成】 情報語を符号語に変換する符号変換方法において、前記符号語の列が符号語の接続部を含め所定のランレングス制限を満たすものであり、かつ各符号語ごとあるいは所定数の符号語ごとに互いに所定最小シフト距離  $p$  を有しており、2つの符号語にまたがる  $(p-1)$  ビット以内のビットシフトによって生じる2つの符号語列は前記符号語の列として存在しないという条件を満たす前記符号語の組を決定し各情報語に対応させる。

## 【特許請求の範囲】

【請求項1】 情報語 $m$ ビットを符号語 $n$ ビットに変換する $m/n$ 符号変換方法において、前記符号語の列が前記符号語の接続部を含め所定のランレングス制限を満たし、かつ前記符号語ごとあるいは所定数の前記符号語ごとに互いに所定最小シフト距離 $p$ を有し、かつ接続した2つの前記符号語にまたがる $(p-1)$ ビット以内のビットシフトによって生じる符号語列は前記符号語の列として存在しないことを特徴とする符号変換方法。

【請求項2】 各符号語において最小ランレングス制限 $d$ を満たし、かつ前記各符号語の先頭からと最後尾からとの合わせて $d$ ビットの任意の指定した位置にあるビットが0であることを特徴とする請求項1記載の符号変換方法。

【請求項3】 符号長 $n$ の全符号語の中から最小ランレングス制限 $d$ を満たすものを選び出し、前記最小ランレングス制限 $d$ を満たす符号語を互いにシフト距離 $p$ をもつ2つのグループに分け、前記2グループのうちの1グループの中から情報語に対応させる符号語を決定する主変換テーブルを用い、前記主変換テーブルにより変換される前記符号語の接続部において前記最小ランレングス制限 $d$ を満たさないときは、接続した前記符号語列に対応する先行の前記情報語および現在の前記情報語を前記2グループのうちの他の1グループの中から、先行の前記情報語に先頭ビットが0である符号語を対応させて現在の前記情報語には最終ビットが0である符号語を対応させる副変換テーブルを用い、かつ前記主変換テーブルまたは前記副変換テーブルによって生成される接続した2つの符号語列にまたがる $(p-1)$ ビット以内のビットシフトによって生じる2つの符号語列が、どちらか1つの変換テーブルによって生成される符号語として存在しないことを特徴とする請求項1記載の符号変換方法。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 本発明は、デジタルデータを符号化する際に用いられるもので、ランレングス制限を満たしながら、シフトエラーに対応した誤り制御機能を持つ符号を生成するための符号変換方法に関するものである。

## 【0002】

【従来の技術】 デジタルデータを符号化する際に特にデジタル記録に際して、ランレングス制限符号を用いることは従来よく行われている。ランレングス制限符号を用いて、同一2進値の連続ビット数を制限することにより、再生信号の中から情報信号を読み出すための自己同期を容易に抽出でき、また信号伝送帯域を狭くできるからである。各符号語の最小距離が1であるランレングス制限符号には、誤り訂正能力、誤り検出能力ともないわけであるが、それを補うために種々の誤り訂正能力を含んだランレングス制限符号が提案されている。アイ・イ

2

ー・イー・イー・トランザクション・オン・マグネティクス27巻6号 (IEEE Transactions on Magnetics, Vol. 27, No. 6) に記載されているエイチ・エム・ヒルデン、"シフトエラー・コレクティングモジュレーションコード" (H. M. Hilden, "Shift Error Correcting Modulation Codes") においてはディスク記録の際に誤り発生率の高いシフトエラーに対応した誤り訂正符号が記されている。前記シフトエラー訂正符号においては例えば2-7変調されたコードデータに対し、ランの長さのシーケンスを19ブロック分求め、そのシーケンスに応じたパリティブロックを7ブロック分付加し、パリティチェックにより2個までのシフトエラーの訂正を可能としている。

## 【0003】

【発明が解決しようとする課題】 前述のとおり、デジタルデータの符号化としてディスクや磁気テープなどにデジタル記録する際の最も顕著な誤りは、信号干渉やジッタの影響に起因するシフトエラーである。従来の技術におけるランレングス制限シフトエラー訂正符号を含め、一般にランレングス制限誤り訂正符号はその変換レートおよびエラー訂正能力が不十分である。そこで本発明においては、高効率で誤り処理能力の高いランレングス制限符号の生成を課題とする。シフトエラーを含めた符号誤りは記録密度が高密度であればあるほど増大するので、高密度化のためには誤り訂正能力の向上が必要である。

## 【0004】

【課題を解決するための手段】 前述の課題を解決するために本発明は以下の条件を満たす符号語を各情報語に対応させる構成を有している。

(1) 各符号語は符号語の接続部も含め最小ランレングス制限 $d$ を満たす

(2) 各符号語は互いに所定最小シフト距離 $p$ を有する。ただし所定数接続した符号語において互いに前記最小シフト距離 $p$ を有する場合を含む。

(3) 2つの符号語にまたがる $(p-1)$ ビット以内のシフトが生じた場合に表れる符号語列を形成する符号語の組は存在しない。

## 【0005】

【作用】 上記条件に基づく符号語を生成することにより、一連の符号語列のランレングスを制限しつつ、1符号語ごとあるいは所定数の符号語ごとに所定最小シフト距離 $p$ を有しているがために、1符号語内あるいは所定数の符号語ごとの $(p-1)$ ビットまでのシフトによって生じる符号語列を誤りの含んだ符号語列として検出することができる。また接続した2つの符号語にまたがる $(p-1)$ ビット以内のシフトエラーが生じた際にそれを一意的に訂正することができる。

## 【0006】

## 【実施例】

(実施例1) 以下本発明の第一の実施例について、4ビットの情報語を8ビットの符号語に変換する方法を説明する。なお本実施例においては最小ランレングス制限dを1、最小シフト距離p（ある符号語が同じ重みの別の符号語になるのに必要な符号1のシフト回数の最小値）を2とする。

【0007】符号語の接続部においても最小ランレングス制限1を満たすために、各符号語の最終ビットあるいは先頭ビットは常に0とする。本実施例においては各符号語の最終ビットが常に0であるとする。このとき8ビットの符号語の最終ビットが0に固定されたわけであるから、符号語の未決定部分は7ビットの符号列となる。

【0008】7ビットの符号列128個のうち、その符号列内において最小ランレングス制限1を満たすものは34個である。一般に最小ランレングス制限が1であるときnビットの符号語内において最小ランレングス制限1を満たすものの個数を $A_n$ とすると、 $A_n$ は $(n-1)$ ビットの符号語に0が付加したものと $(n-2)$ ビットの符号語に01が付加したものと合計であるから、次式が成立する。

$$A_n = A_{n-1} + A_{n-2}$$

符号長1のときの符号語は0、1であるから $A_1=2$ 、符号長2のときの符号語は00、01、10であるから $A_2=3$ となり、以下は帰納的に $A_n$ の値および符号群が求まるわけである。

【0010】次に以上で求めた7ビットの符号語34個を重み（符号語に含まれる1の個数）ごとに最小シフト距離が2となるように2つのグループに分けると（表1）のようになる。

【0011】

【表1】

符号重み	符号グループ A	符号グループ B
0	00000000	
1	00000010 00001000 00100000 10000000	00000100 00010000 01000000
2	00001010 00100010 10000010 00010100 01000100 00101000 10001000 01010000 10100000	00010010 01000010 00100100 10000100 01001000 10010000
3	00101010 10001010 01010010 10100010 10010100 10101000	01001010 10010010 01010100 10100100
4	10101010	

【0012】なお7ビットの符号語に0を付加した8ビットの符号語でもって記す。この結果、表1の各重みご

とにどちらかの符号グループを選んでいくことにより形成される符号群は全て最小シフト距離2を有することになる。なお各重みごとの符号グループの選択方法については以下の条件を考慮して決定する。

【0013】最小シフト距離2である符号群を形成したとき、その符号群の中のある1符号語内において1ビットシフトが生じた場合の符号列は前記符号群の中に存在しないので、その符号列は誤りを含んでいると検出することができる。そこで次に2符号間にまたがって1ビットシフトが生じた場合に対応させることを考える。

【0014】2符号間にまたがる1ビットシフトが生じた場合、各符号語の先頭ビットあるいは最終ビットにおいて0であったものは1に、1であったものは0になり得ることになる。よって各符号語の先頭ビットあるいは最終ビットが反転したもの（本実施例では先頭ビットの0が1になる場合はない）が符号語として存在しなければ2符号間にまたがるシフトエラーを訂正できることになる。前述の条件を考慮した上で表1の各重みごとの符号グループを選択する。重み1のAグループの符号語

（以下、 $1-A$ と表現する）を選択すれば、必然的に $2-B$ が選択される。なぜなら $1-A$ の00000010という符号の先頭ビットが反転すれば $2-A$ の10000010という符号になるからである。以下同様にして $3-A$ が選択される。また $1-B$ の選択には $2-A$ 、 $3-B$ が伴う。なお $0-A$ は後者のグループに属し、 $4-A$ も後者のグループに属す。この結果（表2）のように2つのグループに分かれ、最大ランレングスkが最小となることを考慮して最適な16個の符号語を決定する。

【0015】

【表2】

符号グループ1	符号グループ2
00000000	00000010
00000100	00001000
00010000	00100000
01000000	10000000
00001010	00010010
00100010	01000010
10000010	00100100
00010100	10000100
01000100	01001000
00101000	10010000
10001000	00101010
01010000	10001010
10100000	01010010
01001010	10100010
10010010	10010100
01010100	10101000
10100100	
10101010	

【0016】そこで符号グループ1においては00000000および01000000を除き、符号グループ2においては16個の符号語をそのまま用いると、符号グループ1の最大ランレングスは10となり符号グルー

プ2の最大ランレングスは13となる。よって前記符号語を除いた符号グループ1の16個の符号語を各情報語に対応させれば本実施例において最も最適な符号群となる。(表3)にこれらの符号群を示す。

【0017】

【表3】

No.	符号語
0	00000100
1	00010000
2	00001010
3	00100010
4	10000010
5	00010100
6	01000100
7	00101000
8	10001000
9	01010000
10	10100000
11	01001010
12	10010010
13	01010100
14	10100100
15	10101010

【0018】次に本実施例の実現方法の一例及び誤り制御方法について図1を参照しながら述べる。図1における1はECC(誤り訂正符号)符号器、2はシフトエラー制御RL(ランレングス制限)符号器、3はプリコーダー、4はディスク等の記録系、5は等化検出器、6はシフトエラー制御RL復号器、7はECC復号器である。入力データはリードソロモン符号等のECC符号器1により誤り訂正符号に変換され、前述の手順で生成した変換テーブルに基づくシフトエラー制御RL符号器2においてシフトエラー制御RL符号に変換され、プリコーダー3によりプリコーディングされたのち記録系4に記録される。記録系4から読み出された符号は、等化検出器5を経たのちシフトエラー制御RL復号器6によってもとの誤り訂正符号に変換される。その際シフトエラー制御RL復号器6において2符号語にまたがる1ビットのシフトエラーについてはそれを訂正する。また1符号語内の1ビットのシフトエラーについてはそれを検出して誤りの可能性のあるビットにポインタを配置し、そのポインタも伴にECC復号器7に送られる。ECC復号器7において前記ポインタを参照しつつ誤り訂正処理が行われ、再生データが出力される。

【0019】本実施例により従来と同じ所定の最小ランレングス制限を満たしつつ、1ブロック内の1ビットのシフトエラーを検出し、2ブロックにまたがる1ビットのシフトエラーを訂正する符号を生成する効果がある。なお本実施例においては4/8変換について述べたがこのことは変換レート8/14や20/31等においても可能である。一般に、変換レート $m/n$ において $(n-1)$ ビットで最小ランレングス1である符号語数が2 $m$ より大きければ本実施例を実行できる。

【0020】(実施例2)以下本発明の第2の実施例について4ビットの情報語を7ビットの符号語に変換する方法について説明する。本実施例においても最小ランレングス制限 $d$ を1、最小シフト距離 $p$ を2とする。

【0021】7ビットの符号語内において最小ランレングス制限1を満たすものは実施例1で述べたように34個存在し、それを各符号重みごとに最小シフト距離2を有するようにグループ分けしたものは、(表1)の全符号語の最終ビットの0を除いたものに相当する。やはり2符号語にまたがる1ビットのシフトエラーを訂正するために、符号語の先頭ビットあるいは最終ビットが反転した符号は同じ符号語群に存在しないように、(表1)の全符号語の最終ビットの0を除いたものから各符号重みごとに符号グループを選択していくと、(0-A、1-B、2-A、3-B、4-A)と(1-A、2-B、3-A)となる。前者を符号グループ1、後者を符号グループ2とし、(表4)に記す。

【0022】

【表4】

符号グループ1	符号グループ2
0000000	0000001
0000010	0000100
0001000	0010000
0100000	1000000
0000101	0001001
0010001	0100001
1000001	0010010
0001010	1000010
0100010	0100100
0010100	1001000
1000100	0010101
0101000	1000101
1010000	0101001
0100101	1010001
1001001	1001010
0101010	1010100
1010010	
1010101	

【0023】符号グループ1から0000000と1000001を除く16個を選択すると、1で終わる符号語が5個、1で始まる符号語が5個存在するので、符号語の接続部においてランレングス制限を満たさないものが合計25通り存在する。その場合は副変換テーブルとして符号グループ2の符号語でもって先行符号語及び現符号語を置き換えることとする。符号グループ2の中からの符号語の選択条件として接続する2符号語において、先行符号語の最初のビットが0であり現符号語の最終ビットが0であることがいかなる場合でもランレングス制限を満たすために必要である。先行符号語及び現符号語の副変換テーブルの一例は(表5)のようになる。

【0024】

【表5】

先行符号語	現符号語
0010010	0010010
0100100	0100100
0000100	0000100
0010000	0010000
0101001	0000000

【0025】先行符号語と現符号語に同じ符号語が存在するが、2連続の符号語列の前の符号語か後の符号語かで区別することが可能である。0101001を0000000に置き換えた場合でも可能だが最大ランレングスが無限大となるので不適当である。前記主変換テーブル及び副変換テーブルを用いた場合の最大ランレングスは16となる。

【0026】次に主変換テーブルの符号語を符号グループ2から構成する場合を考える。符号グループ2の16個の符号語を選択するとき、1で終わる符号語が7個、1で始まる符号語が7個あるためこれらを符号グループ1の符号で置き換える。符号グループ1には0で始まり0で終わる符号語が8個存在するので、先行符号語および現符号語はこのうちの例えば0000010を除く（表6）の7個の符号語を用いて置き換えればよい。

【0027】

【表6】

先行及び現符号語
0001000
0100000
0001010
0100010
0010100
0101000
0101010

【0028】この主変換テーブル及び副変換テーブルを用いた場合の最大ランレングスは12となるので、結局主変換テーブルの符号語は符号グループ2から選択した方が、この場合はより良い。

【0029】ところで本実施例の誤り制御能力を求めると2符号語ごとに最小シフト距離2を有するわけだが、副変換テーブルによって変換される2連続の符号語は両者とも同じ符号語になる可能性があるので、主変換テーブルの符号語を符号グループ2から選択する場合において例えば符号語列000010001000000000010100が生じた場合、どの符号語にも1ビットシフトエラーの可能性がある。よって本実施例では3符号語つまり21ビットに1ビットのシフトエラーを検出する能力がある。

【0030】次に本実施例の実現方法の一例について実施例1と異なる部分を図2、図3を参照しながら説明する。図2は図1におけるシフトエラー制御RLL符号器2を構成するものであり、8、9はそれぞれ主変換テーブル、副変換テーブルに基づく符号語生成回路である。10は保持回路であり、現符号語の最終ビットの値を保

持し次符号語との接続部で1が連続するかどうかを判定回路13で判定する。11、12は遅延回路であり、符号語生成回路8、9によって生成された符号語が判定回路13の判定結果と伴に同時に符号語決定回路14に送られ決定された符号語が出力される。

【0031】図3は図1におけるシフトエラー制御RLL復号器6を構成するものであり、入力された符号語は主変換テーブル、副変換テーブル両方に基づく復号回路15により復号され、復号された符号語が副変換テーブルの先行符号語に対応したものであるかどうかを判定回路16により判定し、判定結果を復号回路15に送ることにより副変換テーブル用の符号語が連続した際の先の符号語か後の符号語かを区別する。17は遅延回路であり、先行の符号語と現在の符号語を同時に判定回路18に送ることによりエラー検出フラグ設定の判定を行い復号結果と伴に出力する。

【0032】本実施例により従来と同じ所定の最小ランレングス制限を満たしつつ、3ブロックに1ビットのシフトエラーを検出し、2ブロックにまたがる1ビットのシフトエラーを訂正する符号を生成する効果がある。なお本実施例は4/7変換について述べたが、このことは変換レート8/13や20/30等においても可能である。すなわち従来の1-7変換は2/3変換であるが、それを20/30変換に拡張すれば同じ変換レート、同じ最小ランレングスでもって誤り検出能力を付加できることを意味する。一般に、変換レートm/nにおいてnビットで最小ランレングス1である符号語数が2m+1より大きければ本実施例を実行できる。

【0033】

【発明の効果】本発明はデジタル符号変換方法において、シフトエラーを検出する符号化とランレングス制限符号化を同時に行う高能率な符号の生成法に関し、変換レートの向上と誤り検出能力の向上を目指したものを示した。最小ランが2の場合においても本発明によれば、変換レート8/18、18ビットに1ビットのシフトエラー検出が可能であり、従来に比べ著しい向上がある。こうしたシフトエラーは特にディスク記録系において非常に誤り発生率が高く、符号変換処理にシフトエラーを検出する能力を付加することにより、符号変換処理とは別に施される誤り訂正処理と合わせて全体の誤り訂正能力を向上させ、デジタル記録の高密度化が図れる効果がある。

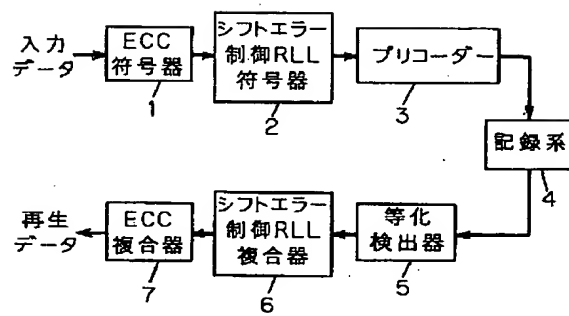
【図面の簡単な説明】

【図1】第一の実施例を実現する回路構成を示すブロック図

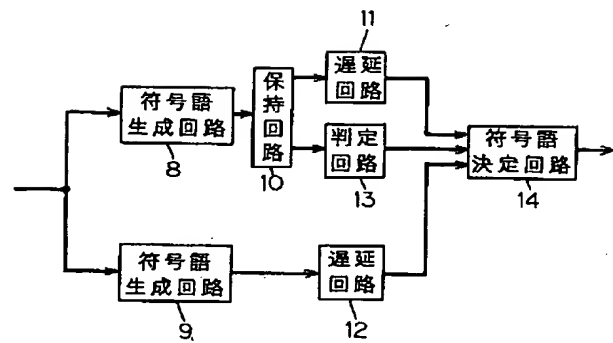
【図2】第二の実施例における符号化部の回路構成を示すブロック図

【図3】第二の実施例における復号化部の回路構成を示すブロック図

【図1】



【図2】



【図3】

